

蓄積装置

特 願 昭 39-71246
 出 願 日 昭 39.12.12
 発 明 者 朝倉栄三
 門真市大字門真1006松下電器
 産業株式会社内
 同 簡泉晃
 同 所
 同 壺井孚美
 同 所
 同 渡辺晋
 同 所
 出 願 人 松下電器産業株式会社
 門真市大字門真1006
 代 表 者 松下正治
 代 理 人 弁理士 吉崎悦治 外1名

図面の簡単な説明

第1図(イ)は従来のパルス蓄積装置の回路図、同(ロ)・(ハ)はその入力波形および出力波形、第2図はこの発明の一実施例の蓄積装置を示し、(イ)はその回路図、(ロ)・(ハ)はそれぞれその入力波形、および出力波形、第3図および第4図は同装置のそれぞれ放電および充電に対する等価回路である。

発明の詳細な説明

この発明は、コンデンサ・ダイオードを有し入力パルスを蓄積する蓄積装置に関するものであり、入力パルスに応じてそれと同じ極性の階段状電圧を蓄積すると共に各入力に対する個々の階段波電圧を等しくすることを目的とする。

第1図(イ)が従来のこの種の蓄積装置を示すもので、まず入力に第1図(ロ)のような負の矩形波パルスが入るとダイオード D_1 のループを通つてコンデンサ C_1 は図の極性に e まで充電される。次にパルスが消滅するとコンデンサ C_1 の充電電荷がダイオード D_2 を通つてコンデンサ C_2 に流れ込み、コンデンサ C_2 図の極性に充電される。

その充電電圧は $\frac{C_1}{C_1 + C_2} e$ である。以上のような動作でパルスが次々にくると蓄積コンデンサ C_2 も階段波に次々と充電される。最終的にはコンデンサ C_2 は e まで充電される。その充電電圧波形

が第1図(ハ)である。1つのパルスで1つの階段波が作られ、その1つのパルスによる充電電圧はそれぞれ異なり n 回目のパルスによる充電電圧は

$$\frac{C_1}{C_1 + C_2} \left(\frac{C_2}{C_1 + C_2} \right)^{n-1} e$$

である。

ところがこの回路では入力パルスと蓄積される電圧の極性が逆であるのでその出力を比較、増幅するのに不都合であると共に、入力でまず補助コンデンサが充電され、入力が消滅したときに蓄積コンデンサが充電されるので計数回路に用いるにも適せず、さらに出力階段波の個々の段の電圧が異なるので比較するのに不便であつた。

この発明は蓄積コンデンサに、入力パルスがない非充電時に充電された電荷を放電する放電回路を備えたコンデンサを直列接続してその両端から入力パルスを加えて両コンデンサを同時に充電し、かつ上記コンデンサの放電回路に蓄積コンデンサの充電電圧と等しい電圧を有する回路を挿入し、そのコンデンサに非充電時には蓄積コンデンサの充電電圧と等しい逆極性の電荷を充電させることにより、入力パルスによりすぐ蓄積されしかも入力パルスと同極性でしかも入力パルスに対応する各段電圧が等しい階段波電圧の得られる蓄積装置を提供するものである。

以下この発明の一実施例につき説明する。

第2図(イ)において、1、2は入力端子、 C_4 は蓄積コンデンサであり、コンデンサ C_3 と、その間にコンデンサ C_4 側が陰極となる向きにダイオード D_4 を介して直列接続され、その両端から入力パルスが印加されるように構成されている。

AはトランジスタQより成る増幅度1のエミッタフオロワー増幅器で、蓄積コンデンサ C_4 の充電電圧をベース入力としエミッタ抵抗12の両端に出力を生ずるものである。

一方コンデンサ C_3 とダイオード D_4 との接続点はこの接続点側が陽極となる向きに接続されたダイオード D_3 および前記抵抗Rを介して入力端2に接続されている。

9は蓄積コンデンサ C_4 に並列に挿入されそれを放電するために設けられたスイッチであり、13は蓄積コンデンサ C_4 の蓄積電圧を比較する電圧比較回路である。

次にこの装置の動作について説明する。端子 1-2 間に第 2 図(ロ)のような負極性のパルスを加える、いまスイッチ 9 が閉じているとパルスが端子 1-2 間に入つてきてもコンデンサ C_3 の充電電荷はすぐ放電するので蓄積が起らない。(A-B)間のパルス休止期間にスイッチ 9 が開くと、パルスが B-C になつた瞬間に 2-7-4-1 のループを通つて C_3 と C_4 に充電電流が流れ、 C_3 と C_4 は図のような極性に充電される。 C_3 、 C_4 の充電電圧を V_{c3} 、 V_{c4} とすると、それぞれは

$$V_{c3} = \frac{C_4}{C_3 + C_4} V_g \quad V_{c4} = \frac{C_3}{C_3 + C_4} V_g$$

である。ここで V_g は入力パルスの振幅電圧である。

次にパルスが DE になつて消滅すると同時にコンデンサ C_3 の充電電荷は 3-4-1 1-2-1 のループを通つて放電し、 C_4 の充電電圧のため C_3 は逆極性で V_{c4} に充電される。すなわち、A はトランジスタ Q10 を用いた増幅度 1 の増幅回路であるから、コンデンサ C_4 の充電電圧はコンデンサ C_3 の放電ループである抵抗 12 の両端 1-2 に表われる。ところがコンデンサ C_3 の放電ループにおいて 1-2 間の電圧は容量無限大の電池と同じ働きをしている。そのため C_3 の電圧はそれまでの充電電圧 V_{c3} を瞬時に放電して、逆極性の電圧 V_{c4} に充電される。その経過を示したのが第 3 図である。すなわち放電ループにおいて抵抗 12 の両端の電位が容量無限大の電池と同じ働きをするため、抵抗 12 の値は C_3 の放電時定数には無関係である。一方入力波形における E-F におけるコンデンサ C_4 の放電ループは 2-1 1-7 である、ところが 7-2 からみた増幅器 A の入力インピーダンスは高インピーダンスであるから C_4 の放電量は少い、しかし抵抗 12 が小さいと入力インピーダンスも小となるから放電量も大となる。

したがつて抵抗 12 の値はある程度大でなければならない、その値はパルスの休止時間 B-F によつて決まる。2 発目のパルスがくると前と同様に 2-7-4-1 のループを通つてコンデンサ C_3 と C_4 は充電される、ところが 2 発目のパルス F-G の前まではコンデンサ C_3 と C_4 は第 4 図(イ)のように充電されている。したがつて 2 発目のパルスによるコンデンサ C_4 の充電量は $\frac{C_3}{C_3 + C_4} (V_g - V_{c4} + V_{c3}) = \frac{C_3}{C_3 + C_4} V_g$ となつて 1 発目のパルスによる充電量と同じである。

同様な動作で、以下次々とパルスがきてコン

デンサ C_4 の充電電圧総和が V_g となるまでそのおのおののパルスによりコンデンサ C_4 は 1 発のパルス当り等電位 $\frac{C_3}{C_3 + C_4} V_g$ だけ充電される。その模様を示したのが第 2 図ハである。以上のようにコンデンサ C_3 の放電ループにおいて、コンデンサ C_4 の充電電圧と等価な電位をもつ回路を挿入することにより、充電時において充電電流を等しくして、1 発のパルスによるコンデンサ C_4 の充電電圧を等しくすることができる。

なお第 2 図(イ)のように階段波蓄積電圧を比較する電圧比較回路 13 を階段波出力端に接続することにより階段波出力を比較し、同時にスイッチ 9 が閉じるようにすれば入力パルス数を計数することができる。またこの装置では入力パルスと同じ極性の階段波が得られかつ入力パルスがくると同時に階段波型成が行われるため計数装置に用いたとき、入力パルスの入来と同時に計数が行うことができる。なお上述の説明は負極性のパルスが入力として来た場合について行つたが、正極性のパルスが入つた場合はダイオード D_3 と D_4 の極性を逆にしトランジスタ Q を NPN にしコレクタ電圧を正にすれば同様に構成できる。

次にこの実施例の装置の具体的な動作実績を示す。

第 2 図(イ)の実施例回路装置において、

$$C_3 = 0.2 \mu F$$

$$C_4 = 1.8 \mu F$$

$$\text{抵抗 } 12 = 50 K\Omega$$

$$-V_{cc} = -19 V$$

とし、 $-e = -1.0 V$ の負の連続パルス (600 短形波信号) を印加したところスイッチを開放時、1 パルス毎に抵抗 12 の端子間には 1 V ステップの負の蓄積電圧が得られた。

以上のようにこの発明によればパルスの入来と同時に階段波の型成が行われるので計数回路に用いると最初のパルスから計数できる。

また入力パルスと同じ極性の階段波電圧が得られるのでそのまま増幅することができ、また各階段波の 1 段当りの電圧は等しいので電圧比較が簡単で、比較精度が高い。(従来式では蓄積電圧が大きくなれば各階段電圧間の差が小さく、電圧比較の精度が損われる。)

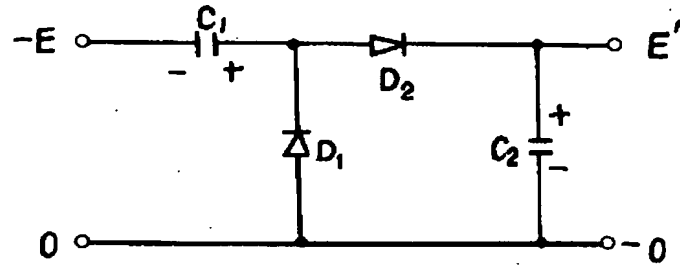
特許請求の範囲

1 入力パルスが印加される 2 個の入力端子間にコンデンサ、第 1 のダイオードおよび蓄積コンデンサの直列回路を接続し、この蓄積コンデンサと第 1 のダイオードの接続点にトランジスタのペー

スを接続し、そのエミッタを抵抗を介して上記蓄積コンデンサの他端に接続し、上記コンデンサと第 1 のダイオードの接続点と上記トランジスタのエミッタ間に上記第 1 のダイオードと逆極性に第 2 のダイオードを接続し、上記トランジスタが PNP 型のとき第 1 のダイオードの接続極性を入

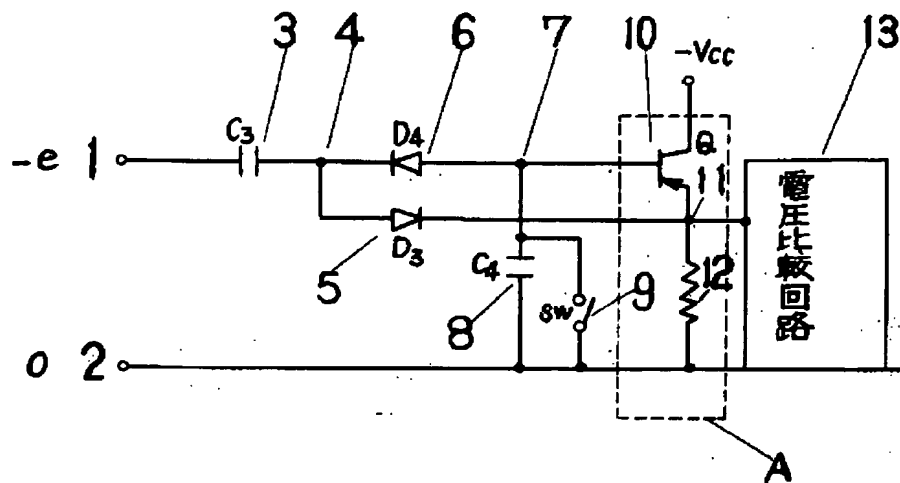
力端子側が陰極となるように設定して入力端子間に負パルスを印加し、上記トランジスタが NPN 型のとき、第 1 のダイオードの接続極性を入力端子側が陽極となるように設定して入力端子に正パルスを印加し、上記蓄積コンデンサを充電することを特徴とする蓄積装置。

(4)

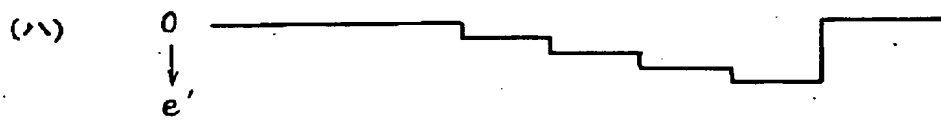
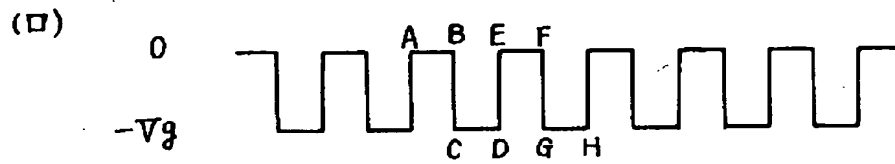


A square wave signal is shown, oscillating between 0 and -e. The signal starts at 0, drops to -e, and then returns to 0, repeating this pattern.

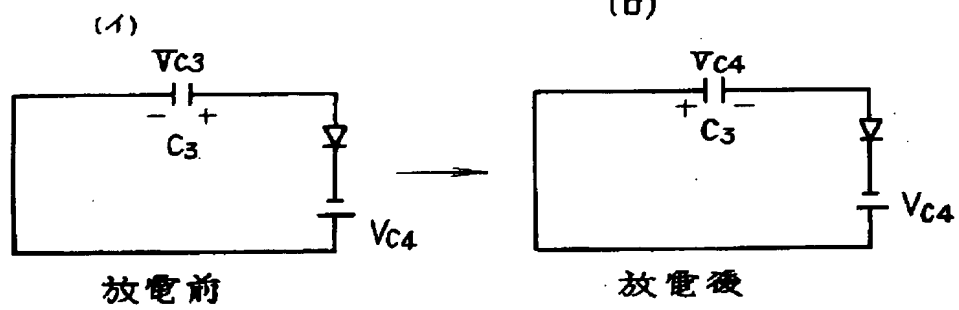
(1)



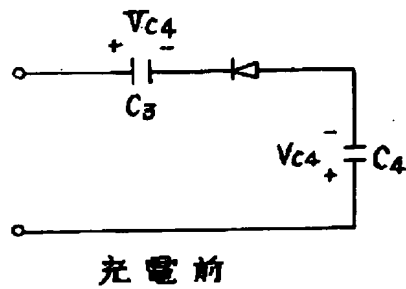
第 2 圖



第 3 圖



第 4 圖 (イ)



(ロ)

